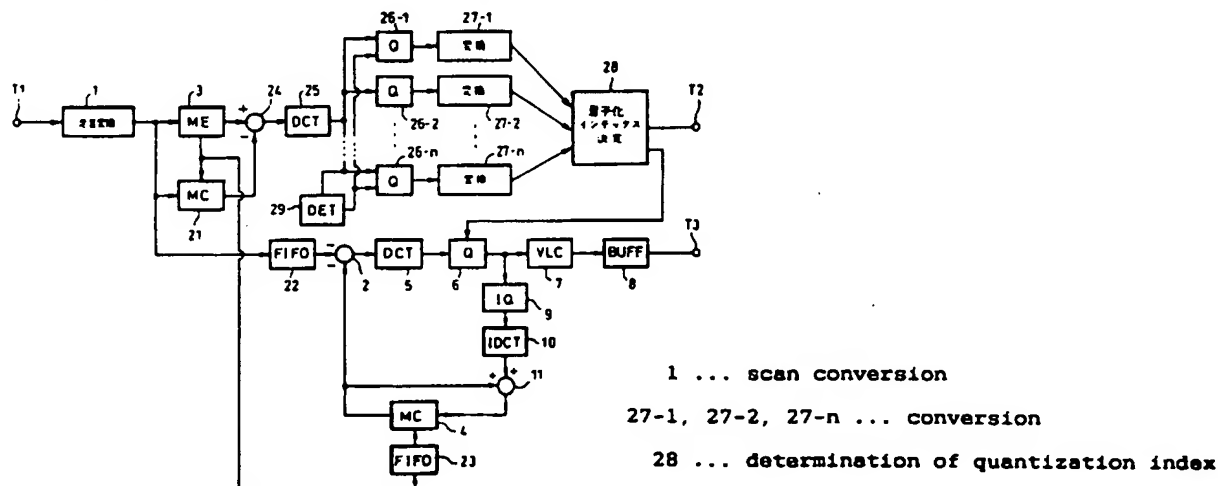




特許協力条約に基づいて公開された国際出願

| | | |
|--|-----------|---|
| (51) 国際特許分類 H04N 7/24 | A1 | (11) 国際公開番号 WO96/28937 (43) 国際公開日 1996年9月19日(19.09.96) |
| (21) 国際出願番号 PCT/JP96/00600 (22) 国際出願日 1996年3月11日(11.03.96) (30) 優先権データ 特願平7/8280 1995年3月9日(09.03.95) JP (71) 出願人 (米国を除くすべての指定国について) ソニー株式会社(SONY CORPORATION)[JP/JP] 〒141 東京都品川区北品川6丁目7番35号 Tokyo, (JP) (72) 発明者：および (75) 発明者／出願人 (米国についてのみ) 矢田敦雄(YADA, Atsuo)[JP/JP] 北村卓也(KITAMURA, Takuya)[JP/JP] 〒141 東京都品川区北品川6丁目7番35号 ソニー株式会社内 Tokyo, (JP) (74) 代理人 弁理士 松隈秀盛(MATSUKUMA, Hidemori) 〒160 東京都新宿区西新宿1丁目8番1号 新宿ビル Tokyo, (JP) | | (81) 指定国 JP, KR, US, 欧州特許(AT, BE, CH, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE). 添付公開書類 国際調査報告書 |

(54) Title : METHOD AND DEVICE FOR ENCODING PICTURE SIGNAL**(54) 発明の名称 画像信号の符号化方法及びその装置****(57) Abstract**

The complexity of the information of picture signals is detected and quantizing steps are controlled according to the complexity. The differentiation of the picture signals is quantized in different quantizing steps, and the codes output as a result of the quantization are compared in length with a target code length. The results of comparison serve to determine a quantization index indicative of a quantizing step, the above-mentioned picture signals are quantized in the quantizing step based on the quantization index, and variable-length encoding processing is performed on the above-mentioned quantized outputs. At the time of determination of the quantization index, the value of a target quantization index indicating a target quantizing step size at which a target code length can be obtained is searched only between two quantization indexes indicating their corresponding quantizing steps in which the two output code lengths closest to the target code length are obtained.

画像信号の情報の複雑さを検出し、該複雑さに基いて量子化ステップを制御し、上記制御に応じて、画像信号に対して夫々異なる量子化ステップで差分の量子化を行い、その結果得られる複数の量子化出力の発生符号長と、目標符号長とを比較し、該比較結果に基いて量子化ステップを示す量子化インデックスを決定し、上記量子化インデックスに基いた量子化ステップで上記画像信号の量子化を行い、上記量子化出力に対し可変長符号化処理を施し、更に、上記量子化インデックスの決定の際に更に、上記目標符号長の値に最も近い2つの発生符号長を得られた2つの量子化ステップを夫々示す2つの量子化インデックス間でのみ、上記目標符号長を得ることのできる目標量子化ステップサイズを示す目標量子化インデックスの値を探索するものである。

情報としての用途のみ

PCTに基づいて公開される国際出願をパンフレット第一頁にPCT加盟国を同定するために使用されるコード

| | | | | | | | |
|----|--------------|----|-------------|----|-----------|----|------------|
| AL | アルバニア | DE | ドイツ | LI | リヒテンシュタイン | PL | ポーランド |
| AM | アルメニア | DK | デンマーク | LC | セントルシア | PT | ポルトガル |
| AT | オーストリア | EE | エストニア | LK | セイロン | RO | ルーマニア |
| AU | オーストラリア | ES | スペイン | LR | リベリア | RU | ロシア連邦 |
| AZ | アゼルバイジャン | FI | フィンランド | LS | レソト | SD | スーダン |
| BA | ボスニア・ヘルツェゴビナ | FR | フランス | LT | リトアニア | SE | スウェーデン |
| BB | バルバドス | GB | イギリス | LU | ルクセンブルグ | SG | シンガポール |
| BE | ベルギー | GR | ギリシャ | LV | ラトヴィア | SI | スロベニア |
| BF | ブルキナ・ファソ | GE | グルジア | MC | モナコ | SK | スロヴァキア |
| BG | ブルガリア | GN | ギニア | MD | モルドバ共和国 | SN | セネガル |
| BJ | ベナン | GR | ギリシャ | MG | マダガスカル | SZ | スワジランド |
| BR | ブラジル | HU | ハンガリー | MK | マケドニア共和国 | TD | チャド |
| BY | ベラルーシ | IE | アイルランド | ML | マリ | TG | トーゴ |
| CA | カナダ | IL | イスラエル | MN | モンゴル | TJ | タジキスタン |
| CC | 中央アフリカ共和国 | IT | イタリア | MR | モーリタニア | TM | トルクメニスタン |
| CG | コンゴ | JP | 日本 | MW | マラウイ | TT | トリニダード・トバゴ |
| CH | スイス | KE | ケニア | MX | メキシコ | UA | ウクライナ |
| CI | コート・ジボアール | KG | キルギスタン | NE | ニジェール | UG | ウガンダ |
| CM | カメルーン | KP | 朝鮮民主主義人民共和国 | NL | オランダ | US | アメリカ合衆国 |
| CN | 中国 | | | | | | |

明 細 書

発明の名称 画像信号の符号化方法及びその装置

技術分野

5 この発明は、動き補償とDCTとを組み合わせた符号化に対して適用できる画像信号の符号化方法及びその装置に関する。

背景技術

10 MPEG (Moving Pictures Expert Group) 規格に代表される動き補償とDCT (Discrete Cosine Transform) を組み合わせる画像圧縮方式では、伝送路に送出されるビットストリームが所望のレートになるように、符号量制御を行なっている。従来の符号量制御は、以前の量子化ステップと符号量の関係と現在の平均レートに基づいて、量子化ステップをフィードバック制御するものである。

15 第7図は、動き補償とDCTを組み合わせた画像圧縮符号化装置の一例を示す。ディジタル入力映像信号が入力端子T1を介して走査変換回路1に供給され、1フレームの画像が多数のマクロブロックに分割される。MPEGでは、輝度信号に関して、4個のDCTブロックから構成される(16×16)のサイズのブロックが構成される。色差信号Cr、Cbに関して、(4:2:2)の場合、2個のDCTブロックから構成される(8×8)のサイズのブロックが夫々構成される。これらの合計8個のDCTブロックをまとめて一つのマクロブロックが構成される。

25 走査変換回路1でマクロブロック化されたデータは、減算回路2と動きベクトルを求めるための動き検出部3に供給される。動き検出部3では、現マクロブロックに対する参照画像からの動きベクトルを算出する。この動きベクトルが動き補償部4に供給さ

れ、動きベクトルを用いた動き補償がなされる。動き補償では、デコーダ側と同じ動き補償を行なうために、参照画像として後述のように、ローカルコードしたものをを用いる。

5 減算回路 2 において、マクロブロックのデータがイントラ処理の場合では、減算処理がされずに、そのまま D C T 処理部 5 に供給される。一方、インター処理の場合では、動き補償部 4 からの画像データとの差分が算出され、この差分が D C T 処理部 5 に供給される。

10 D C T 処理部 5 では、 (8×8) の D C T ブロック毎に D C T が施され、D C T 係数データが発生する。この係数データが量子化器 6 において量子化ステップにより量子化される。量子化器 6 によって量子化されたデータ（量子化レベルと称する）が可変長符号のエンコーダ 7 で可変長符号化される。可変長符号のエンコーダ 7 の出力がバッファ 8 に供給される。バッファ 8 からのビットストリームが出力端子 T 2 を介して伝送路に送出される。バッファ 8 の出力のビットレートを伝送路のビットレートに応じて一定のものとするために、量子化器 6 の量子化ステップが制御される。

20 量子化器 6 の出力が逆量子化器 9 にも供給される。逆量子化器 9 の出力（代表値）が逆 D C T 処理部 10 に供給され、サンプル面の復号画像データが得られる。この画像データは、イントラ画像のときは、そのままローカル復号画像となる。一方、インター画像のときは、差分信号が復号されるので、動き補償部 4 からの動き補償された画像と加算回路 11 で加算されることによって、
25 復号画像データが得られる。

符号量制御は、量子化器 5 における量子化ステップを表す量子化インデックスを制御することで行なわれる。M P E G 2 でテストモデルとして提案されている符号量制御では、仮想バッファの残

量と、以前エンコードした際の量子化インデックスと発生符号量の関係を用いてフィードバック制御することによって、符号量制御を行なっている。

上述の従来の符号量制御は、以下のような問題点を有する。

5 第1に、フィードバック制御であるため、ダンピングを小さくすると反応は速いが振動的となり、ダンピングを大きくすると振動が減少するが、反応が遅くなってしまう。

10 第2にシーンチェンジのような箇所では瞬間的にレートが大きくなり、アプリケーションによっては再生画像に破綻を来したり、極端な画質劣化が生じる。

 第3にある決められた枚数のフレームをある決められたビットレートに押さえ込むように制御するのが困難である。

15 この問題を解決するために、フィードフォワード方式で符号量を制御する方式が考えられている。これは、等長化単位において発生する符号量を、複数の量子化ステップについて予め計算し、発生符号量が目標符号量を超えない範囲で、適切な量子化ステップを決定するものである。

20 このようなフィードフォワード方式の符号量制御において、等長化単位としては、GOP (Group Of Picture)、フレーム、マクロブロック等が考えられる。GOPは、1フレーム以上の画像データであり、MPEG 2の場合では、GOP単位で符号量を制御することが考えられる。

25 上述のように、符号量を制御する時に、複数の量子化ステップが互いに異なる固定値であり、その中の一つの量子化ステップがGOPに対して選択されるために、マクロブロック毎に復号画像の画質の良否が異なる問題を生じる。例えば細かい絵柄のマクロブロックについては、画質が劣化し、逆に、平坦な絵柄のマクロブロックについては、画質が良好となる。隣接するマクロブロッ

ク間で、このような画質の差が大きい場合には、ブロック歪が生じる。

5 従って、この発明の目的は、フィードフォワード方式の符号量制御を採用し、画質信号の局所的性質に適応した制御を可能とすることによって、復号画像の画質を向上できる画質信号の符号化方法及びその装置を提供することになる。

発明の開示

10 本発明は、画像信号の情報の複雑さを検出し、該複雑さに基いて量子化ステップを制御し、上記制御に応じて、画像信号に対して夫々異なる量子化ステップで差分の量子化を行い、その結果得られる複数の量子化出力の発生符号長と、目標符号長とを比較し、該比較結果に基いて量子化ステップを示す量子化インデックスを決定し、上記量子化インデックスに基いた量子化ステップで上
15 記画像信号の量子化を行い、上記量子化出力に対し可変長符号化処理を施すものである。

そして、上記量子化インデックスの決定の際に更に、上記目標符号長の値に最も近い2つの発生符号長を得られた2つの量子化ステップを夫々示す2つの量子化インデックス間でのみ、上記目
20 標符号長を得ることのできる目標量子化ステップサイズを示す目標量子化インデックスの値を探索するものである。

これによれば、マクロブロックの絵柄の細かさのような画像の局所的性質に応じて量子化ステップを変更することによって、復号画像の画質を向上できる。また、符号長を見積もる時に、入力
25 画像信号に対して動き補償を行なうことによって、複数の量子化ステップに対応してローカルデコードのための構成を設ける必要がなく、また、符号量制御における処理ステップを少なくすることができ、構成を簡略化することができる。

また、本発明は、画像信号の情報の複雑さを検出し、該複雑さに基いて量子化ステップを制御し、上記複雑さ検出手段の制御に応じて、第1～第nの量子化手段を用いて、画像信号に対して夫々異なる量子化ステップで差分の量子化を行い、上記第1～第nの量子化手段からの各量子化出力を夫々発生符号長情報に変換し、上記発生符号長情報と、目標符号長情報とを比較し、該比較結果に基いて目標量子化ステップを示す目標量子化インデックスを決定し、上記量子化インデックスに基いた量子化ステップで上記画像信号の量子化を行い、上記量子化出力に対し可変長符号化処理を施すものである。

そして、更に上記量子化インデックスの決定の際に更に、上記目標符号長の値に最も近い2つの発生符号長を得られた2つの量子化ステップを夫々示す2つの量子化インデックス間でのみ、上記目標符号長を得ることのできる目標量子化ステップサイズを示す目標量子化インデックスの値を探索するものである。

これにより、マクロブロックの絵柄の細かさのような画像の局所的性質に応じて量子化ステップを変更することによって、復号画像の画質を向上できる。また、符号量を見積もる時に、入力画像信号に対して動き補償を行なうことによって、複数の量子化ステップに対応してローカルデコードのための構成を設ける必要がなく、また、符号量制御における処理ステップを減らすことにより、構成を簡略化することができる。

また、本発明は、画像信号の情報の複雑さを検出し、該複雑さに基いて量子化ステップを制御する複雑さ検出手段と、上記複雑さ検出手段の制御に応じて、画像信号に対して夫々異なる量子化ステップで差分の量子化を行い、その結果得られる複数の量子化出力の発生符号長と、目標符号長とを比較し、該比較結果に基いて量子化ステップを示す量子化インデックスを決定する量子化イ

ンデックス決定手段と、上記量子化インデックス決定手段からの量子化インデックスに基いた量子化ステップで上記画像信号の量子化を行う量子化手段と、上記量子化手段の出力に対し可変長符号化処理を施すものである。

5 そして、上記量子化インデックス決定手段において更に、上記目標符号長の値に最も近い2つの発生符号長を得られた2つの量子化ステップを夫々示す2つの量子化インデックス間でのみ、上記目標符号長を得ることのできる目標量子化ステップサイズを示す目標量子化インデックスの値を探索するものである。

10 これによれば、マクロブロックの絵柄の細かさのような画像の局所的性質に応じて量子化ステップを変更することによって、復号画像の画質を向上できる。また、符号長を見積もる時に、入力画像信号に対して動き補償を行なうことによって、複数の量子化ステップに対応してローカルデコードのための構成を設ける必要がなく、また、符号量制御における処理ステップを少なくすることができ、構成を簡略化することができる。

15 また本発明は、画像信号の情報の複雑さを検出し、該複雑さに基いて量子化ステップを制御する複雑さ検出手段と、上記複雑さ検出手段の制御に応じて、画像信号に対して夫々異なる量子化ステップで差分の量子化を行う第1～第nの量子化手段と、上記第1～第nの量子化手段からの各量子化出力を夫々発生符号長情報に変換する変換手段と、上記変換手段からの発生符号長情報と、目標符号長情報とを比較し、該比較結果に基いて目標量子化ステップを示す目標量子化インデックスを決定する量子化インデックス決定手段と、上記量子化インデックス決定手段からの量子化インデックスに基いた量子化ステップで上記画像信号の量子化を行う量子化手段と、上記量子化手段の出力に対し可変長符号化処理を施すものである。

20

25

そして、上記量子化インデックス決定手段において更に、上記目標符号長の値に最も近い2つの発生符号長を得られた2つの量子化ステップを夫々示す2つの量子化インデックス間でのみ、上記目標符号長を得ることのできる目標量子化ステップサイズを示す目標量子化インデックスの値を探索するものである。

これにより、マクロブロックの絵柄の細かさのような画像の局所的性質に応じて量子化ステップを変更することによって、復号画像の画質を向上できる。また、符号量を見積もる時に、入力画像信号に対して動き補償を行なうことによって、複数の量子化ステップに対応してローカルデコードのための構成を設ける必要がなく、また、符号量制御における処理ステップを減らすことにより、構成を簡略化することができる。

以上のことに関連し、画像信号の符号化方法及びその装置を開示する。

図面の簡単な説明

第1図は、符号化のエンコーダの一形態を示すブロック図である。

第2図は、マクロブロック符号長とマクロブロック番号との関係を示すグラフである。

第3図は、符号化のエンコーダの他の形態を示すブロック図である。

第4図は、各量子化器（固定量子化器）の1フレーム分の積算値を示すグラフである。

第5図は、二分探索法を説明するためのグラフである。

第6図は、第3図に示した符号化のエンコーダの動作を説明するためのタイミングチャートである。

第6図Aは、アクティビティの検出出力を示すタイミングチャ

ートである。

第6図Bは、DCT出力を示すタイミングチャートである。

第6図Cは、量子化出力を示すタイミングチャートである。

第6図Dは、変換出力を示すタイミングチャートである。

5 第6図Eは、積算出力を示すタイミングチャートである。

第6図Fは、FIFO出力を示すタイミングチャートである。

第6図Gは、目標符号長決定出力を示すタイミングチャートである。

第6図Hは、FIFO出力を示すタイミングチャートである。

10 第6図Iは、二分探索出力を示すタイミングチャートである。

第6図Jは、量子化出力を示すタイミングチャートである。

第6図Kは、可変長符号化出力を示すタイミングチャートである。

15 第7図は、従来の符号化のエンコーダの一例のブロック図である。

発明を実施するための最良の形態

以下、この発明を実施するための最良の形態について図面を参照して説明する。第1図は、一形態としてのエンコーダの構成を示す。上述した第7図のエンコーダの構成と同様に、第1図に示すエンコーダは、動き補償およびDCTを組み合わせて画像データを圧縮するものである。第7図と対応する部分には、同一符号を付して示す。

20 処理される順に並べられた入力画像データが走査変換回路1においてマクロブロックに分割される。マクロブロック化されたデータが本線系と、動きベクトルを求めるための動き検出部3に向かう。動き検出部3では、現マクロブロックに対する、参照画像からの動きベクトルを算出する。この動きベクトルを用いて動き

補償部 2 1 が動き補償を行なう。この動き補償部 2 1 は、入力画像データそのものを使用する。

本線系に向かったマクロブロックデータは、F I F O (F i r s t I n F i r s t O u t) メモリ 2 2 を介して減算回路 2 に供給される。イントラ処理の場合では、減算処理がされず、インター処理の場合では、動き補償部 4 からの予測画像を使用した減算処理がされる。減算回路 2 に対して D C T 処理部 5 が接続される。この減算回路 2 および D C T 処理部 5 を含む本線系の符号化処理は、第 7 図に示す構成と同様である。

第 7 図の構成と異なるのは、動き補償部 4 に対して動きベクトルが F I F O 2 3 を介して供給されること、また、量子化器 6 の量子化ステップが後述するように決定された量子化ステップ（あるいは目標符号長）により D C T 係数データを量子化することである。

符号量制御は、複数の量子化ステップによって量子化を行い、その符号量をもとに実際の処理時の符号量を見積り、目標符号量を超えない範囲で最適な量子化ステップを決定することによって行われる。

動き補償部 2 1 からの出力画像データが減算回路 2 4 に供給される。減算回路 2 4 では、イントラ処理の場合に減算処理が行なわれず、インター処理の場合に減算処理が行なわれる。減算回路 2 4 の出力が D C T 処理部 2 5 に供給される。

D C T 処理部 2 5 は、D C T 処理部 5 と同様に、D C T ブロック毎に D C T を施す。D C T 処理部 2 5 からの係数データが複数の量子化器 2 6 - 1 ~ 2 6 - n に供給され、異なる量子化インデックスが夫々示す量子化ステップで係数データが量子化される。量子化器 2 6 - 1 ~ 2 6 - n からの量子化レベルが変換回路 2 7 - 1 ~ 2 7 - n に供給される。量子化器 2 6 - 1 ~ 2 6 - n の量

量子化インデックスは、マクロブロック毎に検出回路 29 の出力によって制御される。この場合における量子化インデックスは、 n 個の量子化器を識別するためのコード信号であり、一つの量子化インデックスによって、GOP 内のマクロブロック毎に決定された量子化ステップが指示される。

検出回路 29 は、マクロブロックのアクティビティを検出し、検出結果に応じて量子化ステップを変更するものである。ここで、アクティビティは、画像の情報の複雑さを意味する。

DC T 処理部 25 からの DC T 係数データが検出回路 29 に供給され、DC T 係数に基づいてマクロブロックのアクティビティが検出される。一例として、DC T 係数の低域成分とその高域成分の分布を調べて、マクロブロックの画像が細かいものか、平坦なものかを検出する。

他の例として、色の飽和度をマクロブロック毎に調べ、飽和度が高い場合には、アクティビティが高いと検出する。さらに、他の例として、マクロブロックの画像とチェッカーフラッグのパターンとのマッチングをとることによって、どの程度そのマクロブロックの画像が細かいかを調べるものがある。この場合では、係数データを使用しないで、画像データ自身でアクティビティが検出される。検出回路 29 によって、マクロブロックのアクティビティが高いと検出されると、量子化器 26-1 ~ 26-n で使用する量子化ステップの全体をより小さいものとし、アクティビティが低いと検出されると、量子化ステップの全体をより大きいものとする。

変換回路 27-1 ~ 27-n は、可変長符号化のエンコーダ 7 でなされる可変長符号化を行なった時に、符号化出力の符号長を示すデータを発生する。この符号長のデータが量子化インデックス決定回路 28 に供給される。量子化インデックス決定回路 28

によって決定された量子化インデックスが本線系の量子化器 6 に供給される。この決定された量子化インデックスによって、本線系の量子化器 6 が係数データを量子化する。この量子化インデックスには、マクロブロック毎に決定された量子化インデックスが含まれ、この量子化インデックスも量子化インデックス決定回路 28 から出力され、ビットストリーム出力とともに伝送される。量子化インデックスを決定するのに必要な時間分、データおよび動きベクトルを遅らせる必要がある。F I F O 22 及び 23 は、この遅延用のものである。

次に、符号量制御について、より詳細に説明する。この形態では、G O P 単位で等長化し（すなわち、発生符号量を目標符号量 M 以下に制御し）、また、マクロブロック毎に量子化ステップを制御する。この G O P 内のマクロブロックの個数を m とする。

D C T 処理部 25 において、マクロブロックの各 D C T ブロックの D C T 係数 $F(i)$ ($i = 1 \sim m$) が計算される。次に、n 個の量子化器 26-1 ~ 26-n ($j = 1 \sim n$) によって量子化レベル $QF(i, j)$ が求められる。

$$QF(i, j) = F(i) / \Delta(j)$$

但し、 $\Delta(j)$ は、量子化器 26-1 ~ 26-n のそれぞれの量子化ステップであり、マクロブロック毎に検出回路 29 によって制御される、可変の値である。例えば検出回路 29 により検出されたマクロブロックのアクティビティーに応じた重み係数が n 個の固定の量子化ステップに乗算されることによって、 $\Delta(j)$ が形成される。また、 $i < j$ ならば、 $\Delta(i) > \Delta(j)$ を満たすように、 $\Delta(j)$ が設定されている。

変換回路 27-1 ~ 27-n では、量子化レベル $QF(i, j)$ のそれぞれが符号長へ変換され、マクロブロック i の符号長 $L(i, j)$ が求められる。この符号長 $L(i, j)$ と G O P の目

標符号量Mから量子化インデックスを量子化インデックス決定回路28が決定する。

まず、n個の量子化インデックス ($j = 1 \sim n$) 毎にGOP単位の総符号長を計算する。

$$5 \quad \text{SUM}(j) = \sum L(i, j)$$

Σ は、iを1からmまで変化させたときの合計を意味する。

次に、 $M > \text{SUM}(k)$ ($k = 1 \sim n$) を満たす最小のk値MINKを求める。MINKが求める量子化インデックスである。この量子化インデックスMINKによって、そのGOPのm個の量子化ステップ $\Delta(1) \sim \Delta(n)$ が指示される。量子化器の個数nは、ハードウェアの規模からそれほど多くすることができないので、 $M - \text{SUM}(MINK)$ の符号量のロスが発生する。

上述の形態では、入力画像を動き補償して減算回路24において差分を形成し、この差分を量子化し、量子化レベルを符号長に変換している。一方、本線系の信号処理では、減算回路2に対してローカルデコードした予測画像を供給し、減算回路2からの差分値をDCT処理部5において処理している。このように、符号量を見積もる時に、入力画像を使用するので、ローカルデコードのために必要とされる構成（逆量子化器、逆DCT処理部）をn個ではなく1個設ければ良い。すなわち、ハードウェアの簡略化を図ることができる。

一般的に、原画像を使用する動き補償の方がローカルデコードした画像を使用する動き補償と比して、発生符号量が少なくなる。この符号量の相違を考慮することによって、符号量制御での発生符号量の計算の精度を向上することができる。すなわち、マクロブロックの修正符号長 L' を

$$L'(i, j) = L(i, j) \times \alpha \quad (\alpha \text{は、}\alpha > 1 \text{の固定値})$$

とする。この修正のための係数 α を伝送する必要がある。

さらに、量子化ステップを決定するのではなく、各マクロブロックの目標符号長 $T(i)$ ($i = 1 \sim m$) を決定し、GOPの符号量を制御するようにしても良い。第2図は、マクロブロックの目標符号長の計算を説明するものである。第2図において、横軸がGOP内の m 個のマクロブロックの番号を示し、縦軸がマクロブロックの符号長 $L(i, j)$ を示す。 n 個の量子化器 $26-1 \sim 26-n$ のそれぞれと対応して、 n 個の変化(一部省略)が第2図に示されている。

各マクロブロックの目標符号長 $T(i)$ を下記のように求める。

$M > \text{SUM}(k)$ ($k = 1 \sim n$) を満たす最小の k の値を A とし、

$M < \text{SUM}(k)$ ($k = 1 \sim n$) を満たす最大の k の値を B とすると、

$$T(i) = \{ (\text{SUM}(B) - M) \times (i, A) + (M - \text{SUM}(A) \times L$$

$$(i, B) \} / (\text{SUM}(B) - \text{SUM}(A))$$

上述のように、各マクロブロックの符号長を定めると、

$$\sum T(i, j) = M$$

(但し、 Σ は、 $i = 1$ から $i = m$ までの $T(i, j)$ の合計を意味する。)

となり、基本的に符号量の損が発生しない効率の良い符号量制御が可能である。

上述のように目標符号長を決定する処理は、第1図中の量子化インデックス決定回路28に代わるブロックによりなされる。そして、目標符号長が量子化器6に供給される。量子化器6では、マクロブロックの発生符号長が目標符号長に収まるように、量子

化ステップが決定される。この方法としては、先に特願平 4 - 1
1 0 8 5 8 号により提案した方法を採用できる。すなわち、量子
化ステップ数が 2 の n 乗としたときに、発生符号長が量子化ステ
ップの増大に対して単調減少なことを利用して、二分木探索法に
5 よって量子化ステップを決定する。この決定された量子化ステ
ップによって量子化器 6 における量子化がなされる。従って、量子
化インデックスは、この場合、量子化器 6 から出力される。

なお、変換符号化として D C T に限られず、ウェーブレット変
換、H a a r 変換、K - L 変換等に対しても、この発明を適用す
10 ることができる。

また、この発明は、圧縮符号化されたデータを磁気テープに記
録したり、ハードディスク、光磁気ディスクに記録する場合に対
して適用できる。

さらに、マクロブロックの構造としては、(4 : 2 : 2) に限
15 らず、(4 : 2 : 0)、(4 : 4 : 4)、(4 : 1 : 1) 等の構
造であっても良い。マクロブロック内に含まれる D C T ブロック
の個数も限定されるものではない。

以上説明した形態における効果としては次のような効果がある
。即ち、フィードフォワード制御であるので、フィードバック制
20 御における問題を回避することができる。すなわち、シーンチェ
ンジ時のデータ量の急変による再生画像の破綻を来すことなく、
ある決められた枚数のフレームをある決められたビットレートに
押さえ込むように制御することができる。

また、量子化ステップが画像の局所的性質により可変されるの
25 で、復号画像の画質を向上することができる。

〔他の形態〕

ところで、第 1 図に示したエンコーダの量子化インデックス決

定回路 2 8 において、2 分探索法を用いた場合においては、量子化インデックスのビット数に等しい数のバイナリサーチ回路が必要となる。例えば量子化インデックスのビット数が 5 ビットの場合には、5 個のバイナリサーチ回路が必要となる。そこで、この
5 バイナリサーチ回路の個数を減らすことにより、ハードの規模を小とすることを検討する。

説明を分かりやすくするために、第 1 図に示したエンコーダで 2 分探索法を採用した場合のより詳しい構成を第 3 図に示す。第 1 図に示した量子化インデックス決定回路 2 8 は、この第 3 図に
10 示されているところの、積算回路 5 1 - 1 ~ 5 1 - n、F I F O 5 2 - 1 ~ 5 2 - n、目標符号長決定回路 5 4 並びに二分探索回路 5 3 からなる。以下、第 3 図に示す積算回路 5 1 - 1 ~ 5 1 - n、F I F O 5 2 - 1 ~ 5 2 - n、目標符号長決定回路 5 4 並びに二分探索回路 5 3 により、通常
15 の 2 分探索法で目標符号長を決定する場合について説明する。一例として、直線近似を用いて割り当てる場合について説明する。ここで、積算回路 5 1 - 1 ~ 5 1 - n は、夫々変換回路 2 7 - 1 ~ 2 7 - n からの各符号長データを、例えば 1 フレーム分だけ積算する。F I F O 5 2 - 1 ~ 5 2 - n は、夫々上記積算回路 5 1 - 1 ~ 5 1 - n で費やされる処理
20 時間分だけ、各量子化インデックスに対応する符号長データを遅延させるためのものである。

条件は、量子化ステップの総数は “0” ~ “3 1” まで合計で 3 2 個あり、第 3 図において、量子化器 2 6 - 1 ~ 2 6 - n、変換回路 2 7 - 1 ~ 2 7 - n、積算回路 5 1 - 1 ~ 5 1 - n 並びに
25 F I F O 5 2 - 1 ~ 5 2 - n の各符号の “n” が、夫々 “5”、即ち、上記各要素が夫々 5 個ずつあるものとする。

上記条件を設定した場合においては、各量子化器 5 1 - j (j = 1、2、3、4、5) の量子化インデックス $q[j]$ を、表 1

に示される通りとする。

| | 量子化器 j | 量子化インデックス $q [j]$ |
|---|----------|---------------------|
| | 1 | 0 |
| 5 | 2 | 7 |
| | 3 | 1 5 |
| | 4 | 2 3 |
| | 5 | 3 1 . . . (表 1) |

10 そして、量子化器 j による i 番目のマクロブロックの符号長を、 $l_1 (i, q [j])$ とする。そして、 $\sum_i l_1 (i, q [j])$ をプロットすると、量子化器 j による 1 フレーム分の符号長の積算値は、第 4 図に示すようになる。第 4 図において、縦軸は符号長を示し、横軸は量子化器 j を示す。また、 $t g t$ は、目標とする符号長を示し、入力端子 5 4 a を介して外部から入力される。

15 この第 4 図から分かるように、D C T 処理部 2 5 からの係数データは、第 3 図に示されている量子化器 2 6 - 1 ~ 2 6 - 5 においては、各固定の量子化インデックスにより量子化される。各量子化器 2 6 - 1 ~ 2 6 - 5 で量子化された結果得られる符号長は、第 4 図から分かるように、夫々、 $\sum_i l_1 (i, q [1])$ ~ $\sum_i l_1 (i, q [5])$ となる。そして、目標符号長 $t g t$ は、量子化器 2 6 - 3 により量子化されたときの符号長であるところの符号長 $\sum_i l_1 (i, q [3])$ と、量子化器 2 6 - 4 により量子化されたときの符号長であるところの符号長 $\sum_i l_1 (i, q [4])$ の間にあることは、第 4 図から容易に分かる。尚、上記 $[]$ 内の数値は、表 1 における量子化器の番号を示すものとする。

つまり、目標符号長 tgt を得ることのできる量子化インデックス $q[j]$ は、量子化器 26-3 の持つ量子化インデックス $q[15]$ と、量子化器 26-4 の持つ量子化インデックス $q[23]$ との間にあることが分かる。よって、第4図において、符号長 $\Sigma_{i=1}^{11}(i, q[3])$ 及び符号長 $\Sigma_{i=1}^{11}(i, q[4])$ 間を直線近似すれば、上記目標符号長 tgt を満足するマクロブロック毎の目標符号長を求めることができることは明かである。

ここで、マクロブロック j の目標符号長データを $ll(i)$ とすると、この目標符号長 $ll(i)$ は、次に示す式1で求めることができる。

$$\begin{aligned}
 ll(i) = & \{ (\Sigma_k ll(k, q[3]) - tgt) \cdot ll(i, q[4]) \\
 & + (tgt - \Sigma_k ll(k, q[4])) \cdot ll(i, q[3]) \} \\
 & / \{ \Sigma_k ll(k, q[3]) - \Sigma_k ll(k, q[4]) \} \\
 & \dots (式1)
 \end{aligned}$$

ここで、 $(\Sigma_k ll(k, q[3]) - tgt)$ は、量子化器 26-3 による k 番目のマクロブロックの符号長-ターゲットの符号長を意味し、

$ll(i, q[4])$ は、量子化器 26-4 による i 番目のマクロブロックの符号長を意味し、

$(tgt - \Sigma_k ll(k, q[4]))$ は、ターゲットの符号長-量子化器 26-4 による k 番目のマクロブロックの符号長を意味し、

$ll(i, q[3])$ は、量子化器 26-3 による i 番目のマクロブロックの符号長を意味し、

$\Sigma_k ll(k, q[3])$ は、量子化器 26-3 による k 番目

のマクロブロックの符号長を意味し、

$\Sigma_k l_l (k, q[4])$ は、量子化器 26-4 による k 番目のマクロブロックの符号長を意味する。

上記式 1 で示されるように、マクロブロック j の目標符号長データ $l_l(i)$ は、第 3 図に示した目標符号長決定回路 54 により決定される。この目標符号長データ $l_l(i)$ は、第 3 図に示した二分探索回路 53 に供給される。一方、目標符号長決定回路 54 は、目標符号長 t_{gt} を得ることのできる量子化インデックスは、量子化器 26-3 の持つ量子化インデックス $q[15]$ と、量子化器 26-4 の持つ量子化インデックス $q[23]$ との間にあることが分かっている。即ち、目標符号長決定回路 54 は、 $\min_j (l_l(i, q[j]) \leq l_l(i))$ を満足する量子化インデックス $q[j]$ が、 $q[15]$ と $q[23]$ であることを検出している。

そして、上記目標符号長決定回路 54 からの目標符号長データ $l_l(i)$ を満足する最小の量子化インデックスを決定する。

ここで、第 5 図を参照して、二分探索法について詳しく説明する。第 5 図において、横軸は量子化インデックスを、縦軸は符号長を夫々示す。この第 5 図に示すグラフは、 $q_0 \sim q_{31}$ までの 32 個の量子化インデックスによりマクロブロック i を量子化し、更にこれを可変長符号化したときの符号長をプロットしたものである。ここで、目標符号長データ $l_l(i)$ を満足する最小の量子化インデックスデータ q 、即ち、 $q_i = \min_j (l_l(i, q[j]) \leq l_l(i))$ の解を求めることについて検討する。

この場合、量子化インデックスのビット数が 5 ビットであるから、5 ビットの最上位ビットから最下位ビットまでの各ビットを、順次、5 つのステップで求めることになる。この 5 つのステッ

プにおいて量子化インデックスの上位から下位までの各ビットを求める処理は、次の通りである。

〔ステップ1：最上位ビットの検出処理〕

5 最初のステップであるところのステップ1では、解が $q_0 \sim q_{31}$ までの範囲内に存在することしか分からない。そこで、その解の範囲を二分する点、即ち、量子化インデックス q_{15} における符号長データであるところの $l_1(i, q_{15})$ を求める。この符号長データ $l_1(i, q_{15})$ の値は、第5図を見ると分かるように、目標符号長データ $l_1(i)$ の値よりも大きい。即ち、 $l_1(i, q_{15}) > l_1(i)$ である。従って、解の存在範囲は、 $q_{16} \sim q_{31}$ の範囲内に存在することが分かる。よって、ステップ1においては、量子化インデックスの最上位ビットが、“1”とされる。“16”～“31”を5ビットで表す場合、最上位ビットは“1”であることから容易に理解できよう。ステップ1における上記結果であるところの“1xxxx”（“x”は分かっていないことを示す）は、次のステップ2で用いられる。

〔ステップ2：2番目のビットの検出処理〕

20 2番目のステップであるところのステップ2では、上記ステップ1の処理により、解が $q_{16} \sim q_{31}$ までの範囲内に存在することが分かっている。そこで、ステップ2では、その解の範囲を二分する点、即ち、量子化インデックス q_{23} における符号長データであるところの $l_1(i, q_{23})$ が求められる。この符号長データ $l_1(i, q_{23})$ の値は、第5図を見ると分かるように、目標符号長データ $l_1(i)$ の値よりも小さい。即ち、 $l_1(i, q_{23}) < l_1(i)$ である。従って、解の存在範囲は、 $q_{16} \sim q_{23}$ の範囲内に存在することが分かる。よって、ステップ2では、量子化インデックスの2番目のビットが、“0”と

される。“1 6”～“2 3”を5ビットで表す場合、上位から2番目のビットは“0”であることから容易に理解できよう。ステップ2における上記結果であるところの“1 0 x x x”（“x”は分かっていないことを示す）は、ステップ3で用いられる。

5 〔ステップ3：3番目のビットの検出処理〕

3番目のステップであるところのステップ3では、上記ステップ2の処理により、解が $q\ 1\ 6 \sim q\ 2\ 3$ までの範囲内に存在することが分かっている。そこで、その解の範囲を二分する点、即ち、量子化インデックス $q\ 1\ 9$ における符号長データであるところの $l\ 1\ (i, q\ 1\ 9)$ を求める。この符号長データ $l\ 1\ (i, q\ 1\ 9)$ の値は、第5図を見ると分かるように、目標符号長データ $l\ 1\ (i)$ の値以下である。即ち、 $l\ 1\ (i, q\ 1\ 9) \leq l\ 1\ (i)$ である。より正確に言えば、符号長データ $l\ 1\ (i, q\ 1\ 9)$ の値は、第5図を見ると分かるように、目標符号長データ $l\ 1\ (i)$ の値と同じである。即ち、 $l\ 1\ (i, q\ 1\ 9) = l\ 1\ (i)$ である。従って、解の存在範囲は、 $q\ 1\ 6 \sim q\ 1\ 9$ の範囲内に存在することが分かる。よって、ステップ3では、量子化インデックスの3番目のビットが、“0”とされる。“1 6”～“1 9”を5ビットで表す場合、上位から3番目のビットは“0”であることから容易に理解できよう。ステップ3における上記結果であるところの“1 0 0 x x”（“x”は分かっていないことを示す）は、ステップ4において用いられる。

15 〔ステップ4：4番目のビットの検出処理〕

4番目のステップであるところのステップ4では、上記ステップ3の処理により、解が $q\ 1\ 6 \sim q\ 1\ 9$ までの範囲内に存在することが分かっている。そこで、その解の範囲を二分する点、即ち、量子化インデックス $q\ 1\ 7$ における符号長データであるところの $l\ 1\ (i, q\ 1\ 7)$ を求める。この符号長データ $l\ 1\ (i, q$

17) の値は、第5図を見ると分かるように、目標符号長データ $l_1(i)$ の値より大きい。即ち、 $l_1(i, q_{17}) > l_1(i)$ である。従って、解の存在範囲は、 $q_{18} \sim q_{19}$ の範囲内に存在することが分かる。よって、ステップ4においては、量子化インデックスの4番目のビットが、“1”とされる。“18”
5 “19”を5ビットで表す場合、上位から4番目のビットは“1”であることから容易に理解できよう。ステップ4における上記結果であるところの“1000x” (“x”は分かっていないことを示す) は、ステップ5において用いられる。

10 [ステップ5：第5バイナリサーチ回路による5番目のビットの検出処理]

5番目のステップであるところのステップ5では、上記ステップ4の処理により、解が $q_{18} \sim q_{19}$ までの範囲内に存在することが分かっている。そこで、その解の範囲を二分する点、即ち
15 、量子化インデックス q_{18} における符号長データであるところの $l_1(i, q_{18})$ を求める。この符号長データ $l_1(i, q_{18})$ の値は、第5図を見ると分かるように、目標符号長データ $l_1(i)$ の値以下である。即ち、 $l_1(i, q_{18}) \leq l_1(i)$ である。より正確に言えば、符号長データ $l_1(i, q_{18})$ の値は、第5図を見ると分かるように、目標符号長データ $l_1(i)$ の値と同じである。即ち、 $l_1(i, q_{18}) = l_1(i)$ である。従って、解の存在範囲は、 $q_{18} \sim q_{18}$ の範囲内に存在すること、即ち、解が q_{18} であることが分かる。よって、
20 ステップ5では、量子化インデックスの最下位ビットが、“0”とされる。“18”を5ビットで表す場合、最下位ビットは“0”であることから容易に理解できよう。ステップ5における上記結果であるところの“10010”は、量子化器6における量子化インデックスとして用いられる。

25

以上説明したように、二分探索法を用いた場合には、5つの処理ステップを用いることにより、確実に量子化インデックスを求めることができる。しかしながら、5つの処理ステップを用いなければならないので、第3図に示した二分探索回路53を、5つのバイナリサーチ回路で構成しなければならなくなり、ハード規模が大となる。そこで、本形態においては、バイナリサーチ回路の数を最小限にすることを検討する。

既に説明したように、目標符号長決定回路54は、目標符号長 tgt を得ることのできる量子化インデックスは、量子化器26-3の持つ量子化インデックス $q[15]$ と、量子化器26-4の持つ量子化インデックス $q[23]$ との間にあることが分かっている。即ち、目標符号長決定回路54は、 $\min_j (ll(i, q[j]) \leq ll(i))$ を満足する量子化インデックス $q[j]$ が、 $q[15]$ と $q[23]$ であることを検出している。そこで、本形態においては、目標符号長決定回路54が、上記量子化インデックス $q[15]$ と $q[23]$ を、二分探索回路53に供給するようにすると共に、目標符号長 tgt を得ることのできる量子化インデックス $q[J]$ が、上記量子化インデックス $q[15]$ と $q[23]$ の間にあるという情報を、積極的に利用するようにする。

即ち、目標符号長決定回路54において、マクロブロック i の目標符号長 $ll(i)$ と、 $\min_j (ll(i, q[j]) \leq ll(i))$ であるところの量子化インデックス $q[j]$ が求められているので、この情報を積極的に用いることにより、解の範囲が、 $q[j-1]$ から $q[j]$ であることが最初から分かるのである。上記表1の例から言えば、解の範囲は、通常の二分探索法では“0”～“31”までの32個の範囲だったのが、本形態においては、“15”～“23”までの8個の範囲とすることができ

る。つまり、この例では、解の範囲は、 $q[3]$ ($= q 1 5$) より大きく $q[4]$ ($= q 2 3$) 以下の範囲にあることになる。よって、本形態によれば、従来の二分探索法のステップ 3 から処理を行えば良いことになる。

- 5 つまり、目標符号長決定回路 5 4 において、既に解の範囲が、 $q[3]$ ($= q 1 5$) から $q[4]$ ($= q 2 3$) の範囲内にあることが分かっているのであるから、二分探索回路 5 3 においては、ステップ 1 とステップ 2 の処理を省略し、ステップ 3 から二分探索を開始すれば良いことになる。そして、このことは、第 3 図
- 10 に示した二分探索回路 5 3 を構成するバイナリサーチ回路を 5 つから 3 つにすることができることを意味する。二分探索のステップ数は、次の式 2 で表すことができる。

二分探索のステップ数

$$15 \quad = \log_2 \text{ 量子化器の量子化インデックスの差分} \\ \dots (\text{式 2})$$

- 20 実際には、検出回路 5 0 によって求められたアクティビティデータにより、量子化器 $2^6 - 1 \sim 2^6 - n$ に与えられる量子化インデックスを変化させることができる。しかしながら、この場合においても、量子化器 $2^6 - 1 \sim 2^6 - n$ の量子化インデックスの差分の最大値を、上記式 2 に代入したときに得ることのできる二分探索のステップ数により、二分探索を行うことができる。

- 25 次に、第 6 図を参照して、第 3 図に示したエンコーダの動作について説明する。

第 6 図 A は、アクティビティの検出出力を示し、第 6 図 B は、DCT 出力を示し、第 6 図 C は、量子化出力を示し、第 6 図 D は、変換出力を示し、第 6 図 E は、積算出力を示し、第 6 図 F は、

F I F O 出力を示し、第 6 図 G は、目標符号長決定出力を示し、第 6 図 H は、F I F O 出力を示し、第 6 図 I は、二分探索出力を示し、第 6 図 J は、量子化出力を示し、第 6 図 K は、可変長符号化出力を示す。また、第 6 図 A ～ 第 6 図 K の各括弧内には、フレーム番号と、そのフレーム番号におけるマクロブロックの番号を夫々示す。例えば、“(n + 1、1 4 3 9)” は、“n + 1” フレームの、“1 4 3 9” 番のマクロブロックであることを意味する。この例においては、1 フレーム分の全マクロブロックの個数は、0 番～1 4 3 9 番までの合計 1 4 4 0 個の場合を想定している。

第 3 図に示す入力端子 T 1 に映像信号が入力される。この映像信号は、走査変換回路 1 においてフレーム単位にされた後にブロック化される。ブロック化された映像信号は、検出回路 5 0 に供給され、ここでアクティビティが検出される。また、ブロック化された映像信号は、D C T 処理部 2 5 において直流成分から高次交流成分までの係数データに変換される。第 6 図 A に示されるアクティビティ検出出力は、量子化器 2 6 - 1 ～ 2 6 - n に夫々供給される。一方、第 6 図 B に示される D C T 処理部 2 5 からの D C T 出力は、量子化器 2 6 - 1 ～ 2 6 - n に夫々供給され、夫々量子化される。

第 6 図 C に示す各量子化器 2 6 - 1 ～ 2 6 - n の量子化出力は、変換回路 2 7 - 1 ～ 2 7 - n に夫々供給される。各変換回路 2 7 - 1 ～ 2 7 - n においては、量子化器 2 6 - 1 ～ 2 6 - n からの量子化出力が、符号長データに変換される。第 6 図 D に示す変換出力は、積算回路 5 1 - 1 ～ 5 1 - n 並びに F I F O 5 2 - 1 ～ 5 2 - n に夫々供給される。積算回路 5 1 - 1 ～ 5 1 - n においては、第 6 図 E に示されるように、フレーム毎の符号長データの積算が行われる。第 6 図 E に示す積算出力と、第 6 図 F に示す

F I F O 出力は、目標符号長決定回路 5 4 に夫々供給される。

目標符号長決定回路 5 4 においては、既に説明したように、目標符号長データ 1 1 (i) と、これを得ることのできる量子化インデックスに最も近い量子化インデックスが求められる。第 6 図 G に示す目標符号長決定回路 5 4 からの目標符号長決定出力は、二分探索回路 5 3 に供給される。一方、D C T 処理部 2 5 からの D C T 出力は、F I F O 2 2 に供給され、ここで一旦遅延される。二分探索回路 5 3 においては、既に説明したように、目標符号長決定回路 5 4 からの情報により、目標符号長を得ることのできる量子化インデックスに最もその値の近い 2 つの量子化インデックス間でのみ二分探索処理を行う。第 6 図 H に示す F I F O 出力は、二分探索が終了して量子化インデックスが求められた時点に合わせられて出力される。従って、第 6 図 H に示す F I F O 出力と、第 6 図 I に示す二分探索出力は、共に量子化器 6 に供給される。

量子化器 6 に供給された F I F O 出力は、第 6 図 I に示す二分探索出力であるところの量子化インデックスにより量子化される。第 6 図 J に示す量子化出力は、可変長符号化回路 7 に供給され、符号化される。第 6 図 K に示す可変長符号化出力は、バッファ 8 を介して出力端子 T 3 からビットストリーム出力として出力される。

〔変形例〕

1. 上記形態では、変換符号化として D C T を用いた場合について説明したが、ウェーブレット変換、H a a r 変換、K - L 変換等を用いても良い。
2. 上記形態では、V T R を用いた場合について説明したが、記録媒体としてはテープである必要はなく、光磁気記録ディスクやハードディスクでも良い。また、記録メディアを用いないも

の、例えば通信系のようなものでも良い。

3. 上記形態では、4 : 2 : 2 フォーマットのマクロブロック構造を採用した場合について説明したが、4 : 2 : 0、4 : 4 : 4、4 : 4 : 1 フォーマットのマクロブロックの構造を採用しても良い。また、マクロブロックを構成する DCT ブロックの個数に制限はない。
4. 上記形態では、1 フレームでビットレートを維持するように制御した場合について説明したが、これよりも大きい単位、或いは小さい単位であっても良い。
5. 上記形態では、静止画のビットリダクションについて説明したが、図 3 に示した DCT 25 を、動き検出回路と DCT とで構成し、動画のビットリダクションに応用することもできる。
6. 上記形態では、量子化器（固定量子化器）に符号量からマクロブロック毎の目標符号長の予測方法として、直線近似による補間を用いる場合について説明したが、より多くの点を用いる高次関数による近似を行っても良い。
7. 上記形態では、アクティビティを求める方法として DCT を行う前のデータを用いた場合について説明したが、DCT を行った後のデータを用いてアクティビティを求めるようにしても良い。

〔実施の形態における効果〕

- 以上説明したように、本形態においては、目標符号長決定回路 54 で求められた、2 つの量子化インデックスの間に限って二分探索処理を行うようにしたので、従来の方法と比較して、二分探索回路 53 を構成するバイナリサーチ回路の数を少なくすることができるといった絶大なる効果がある。しかも、画像信号の局所的な性質を考慮しつつ、VTR のようなアプリケーションでも画

像の破綻を招くことがないフィードフォワード方式の符号画制御を達成することができるといった効果をも維持できる。

産業上の利用可能性

5 本発明による画像信号の符号化方法及びその装置は、例えばV
T R、光磁気ディスクドライブ、ハードディスクドライブ、シリ
コンディスクドライブ、データ伝送装置、通信システム等に適し
ており、マクロブロックの絵柄の細かさのような画像の局所的性
質に応じて量子化ステップを変更することによって、復号画像の
10 画質を向上できる。また、符号量を見積もる時に、入力画像信号
に対して動き補償を行なうことによって、複数の量子化ステップ
に対応してローカルデコードのための構成を設ける必要がなく、
また、符号量制御における処理ステップを減らすことにより、構
成を簡略化することができるものである。

15

20

25

請 求 の 範 囲

1. 画像信号の情報の複雑さを検出し、該複雑さに基いて量子化ステップを制御し、

5 上記制御に応じて、画像信号に対して夫々異なる量子化ステップで差分の量子化を行い、その結果得られる複数の量子化出力の発生符号長と、目標符号長とを比較し、該比較結果に基いて量子化ステップを示す量子化インデックスを決定し、

 上記量子化インデックスに基いた量子化ステップで上記画像信号の量子化を行い、

10 上記量子化出力に対し可変長符号化処理を施す画像信号の符号化方法。

2. 上記量子化インデックスの決定の際に更に、上記目標符号長の値に最も近い2つの発生符号長を得られた2つの量子化ステップを夫々示す2つの量子化インデックス間でのみ、上記目標符号長を得ることのできる目標量子化ステップサイズを示す目標量子化インデックスの値を探索する請求項1記載の画像信号の符号化方法。

3. 画像信号の情報の複雑さを検出し、該複雑さに基いて量子化ステップを制御し、

20 上記複雑さ検出手段の制御に応じて、第1～第nの量子化手段を用いて、画像信号に対して夫々異なる量子化ステップで差分の量子化を行い、

 上記第1～第nの量子化手段からの各量子化出力を夫々発生符号長情報に変換し、

25 上記発生符号長情報と、目標符号長情報とを比較し、該比較結果に基いて目標量子化ステップを示す目標量子化インデックスを決定し、

 上記量子化インデックスに基いた量子化ステップで上記画像

信号の量子化を行い、

上記量子化出力に対し可変長符号化処理を施す画像信号の符号化方法。

5 4. 上記量子化インデックスの決定の際に更に、上記目標符号長の値に最も近い2つの発生符号長を得られた2つの量子化ステップを夫々示す2つの量子化インデックス間でのみ、上記目標符号長を得ることのできる目標量子化ステップサイズを示す目標量子化インデックスの値を探索する請求項3記載の画像信号の符号化方法。

10 5. 画像信号の情報の複雑さを検出し、該複雑さに基いて量子化ステップを制御する複雑さ検出手段と、

 上記複雑さ検出手段の制御に応じて、画像信号に対して夫々異なる量子化ステップで差分の量子化を行い、その結果得られる複数の量子化出力の発生符号長と、目標符号長とを比較し、
15 該比較結果に基いて量子化ステップを示す量子化インデックスを決定する量子化インデックス決定手段と、

 上記量子化インデックス決定手段からの量子化インデックスに基いた量子化ステップで上記画像信号の量子化を行う量子化手段と、

20 上記量子化手段の出力に対し可変長符号化処理を施す画像信号の符号化装置。

 6. 上記量子化インデックス決定手段において更に、上記目標符号長の値に最も近い2つの発生符号長を得られた2つの量子化ステップを夫々示す2つの量子化インデックス間でのみ、上記
25 目標符号長を得ることのできる目標量子化ステップサイズを示す目標量子化インデックスの値を探索する請求項5記載の画像信号の符号化装置。

 7. 画像信号の情報の複雑さを検出し、該複雑さに基いて量子化

ステップを制御する複雑さ検出手段と、

上記複雑さ検出手段の制御に応じて、画像信号に対して夫々異なる量子化ステップで差分の量子化を行う第1～第nの量子化手段と、

5 上記第1～第nの量子化手段からの各量子化出力を夫々発生符号長情報に変換する変換手段と、

上記変換手段からの発生符号長情報と、目標符号長情報とを比較し、該比較結果に基づいて目標量子化ステップを示す目標量子化インデックスを決定する量子化インデックス決定手段と、

10 上記量子化インデックス決定手段からの量子化インデックスに基づいた量子化ステップで上記画像信号の量子化を行う量子化手段と、

上記量子化手段の出力に対し可変長符号化処理を施す画像信号の符号化装置。

15 8. 上記量子化インデックス決定手段において更に、上記目標符号長の値に最も近い2つの発生符号長を得られた2つの量子化ステップを夫々示す2つの量子化インデックス間でのみ、上記目標符号長を得ることのできる目標量子化ステップサイズを示す目標量子化インデックスの値を探索する請求項7記載の画像
20 信号の符号化装置。

FIG. 1

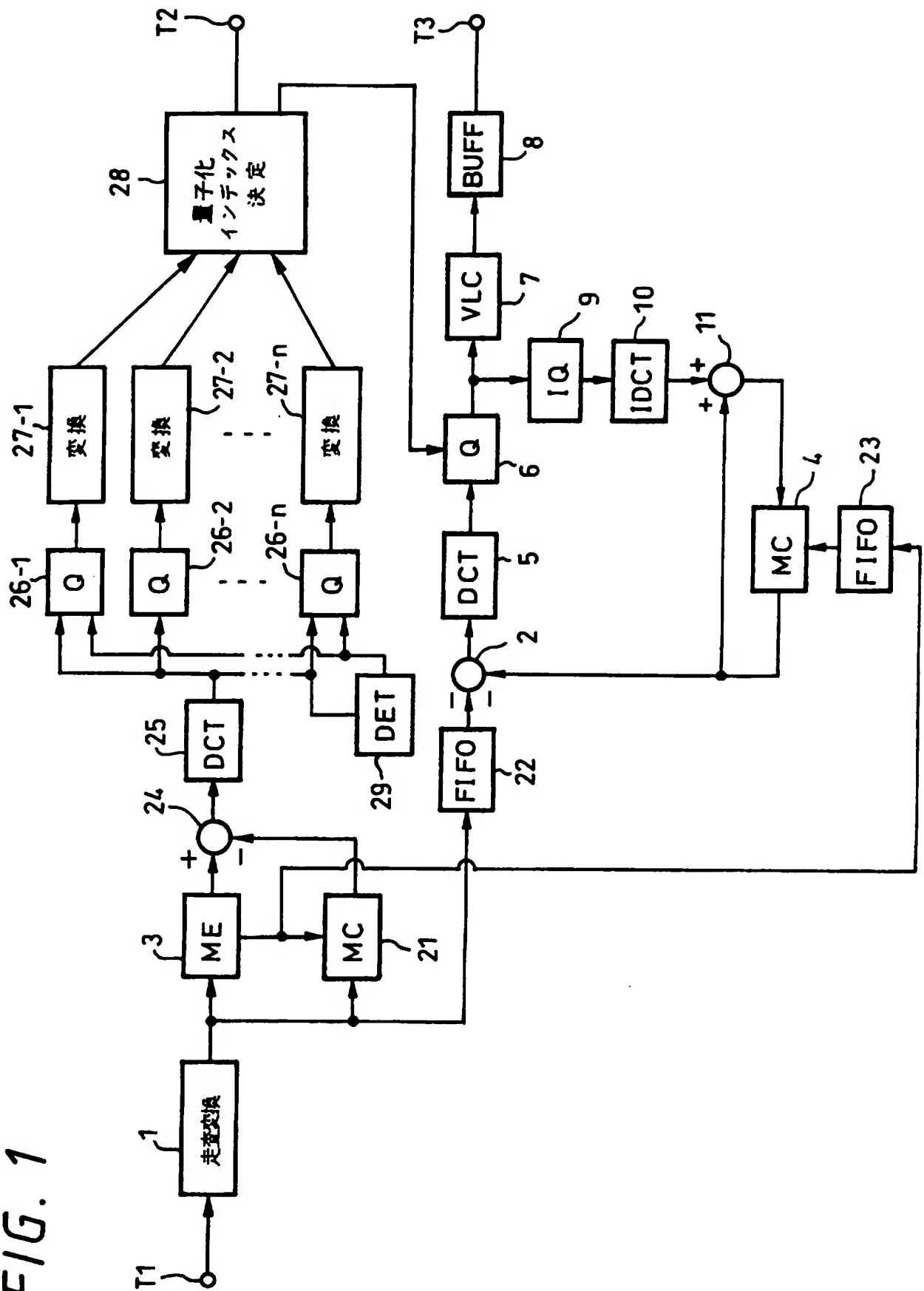


FIG. 2

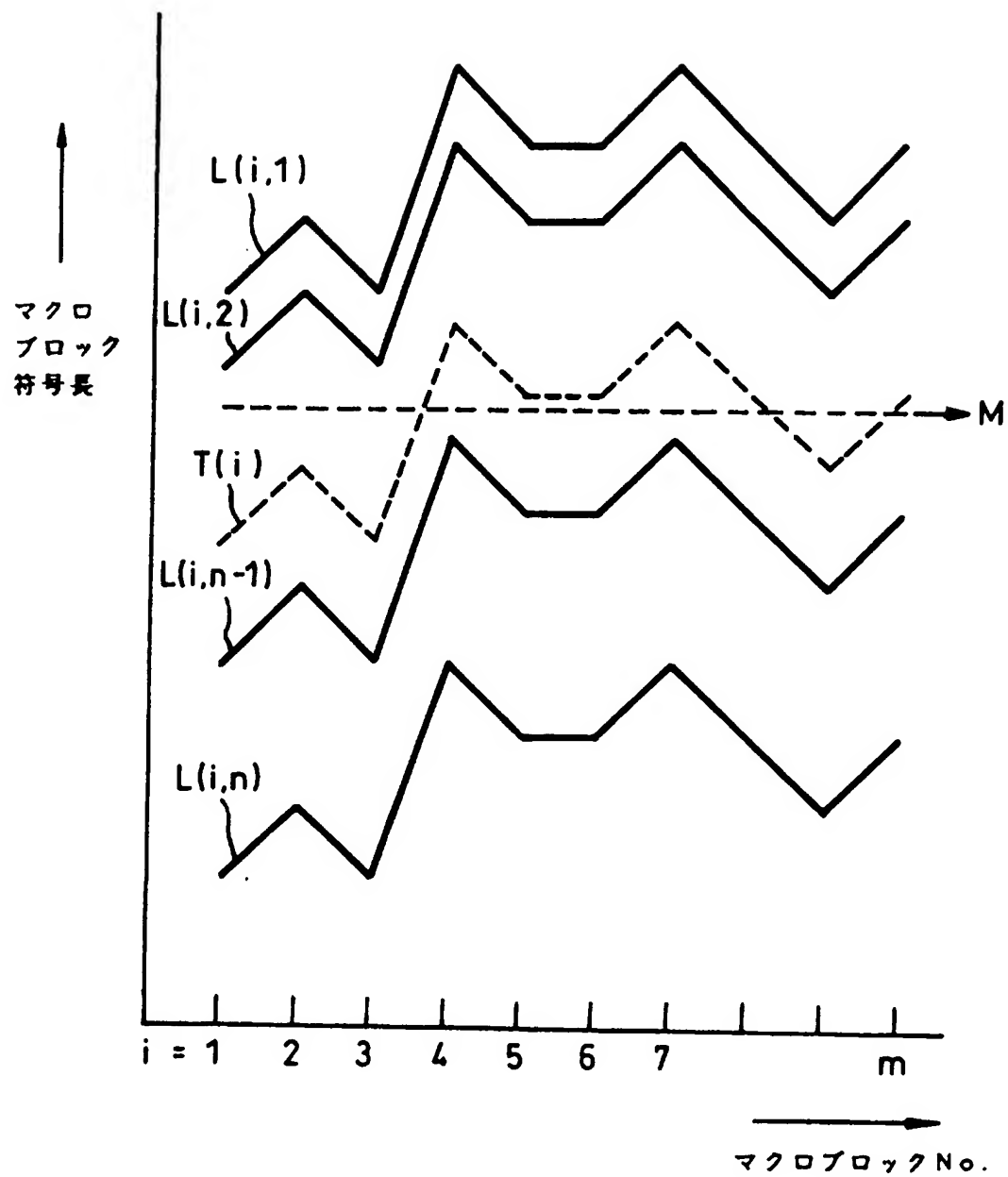


FIG. 3

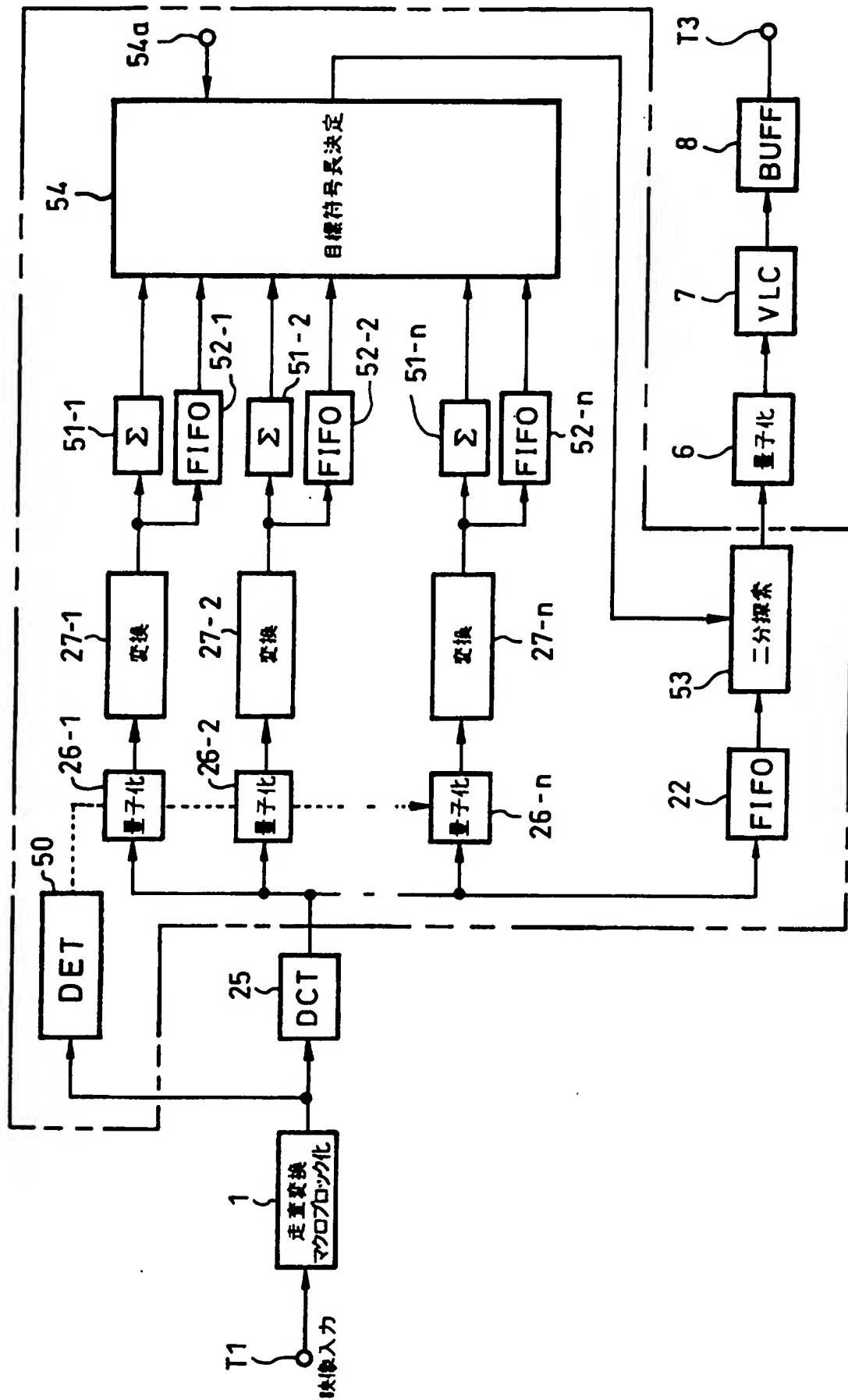


FIG. 4

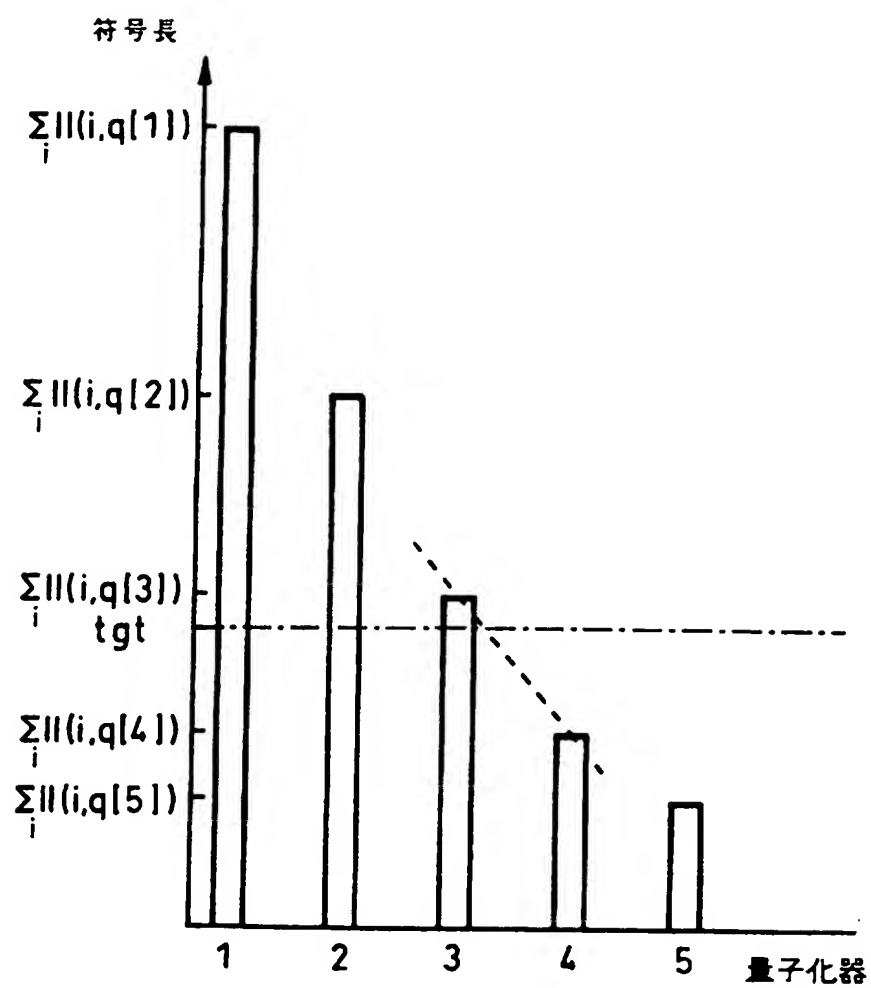


FIG. 5

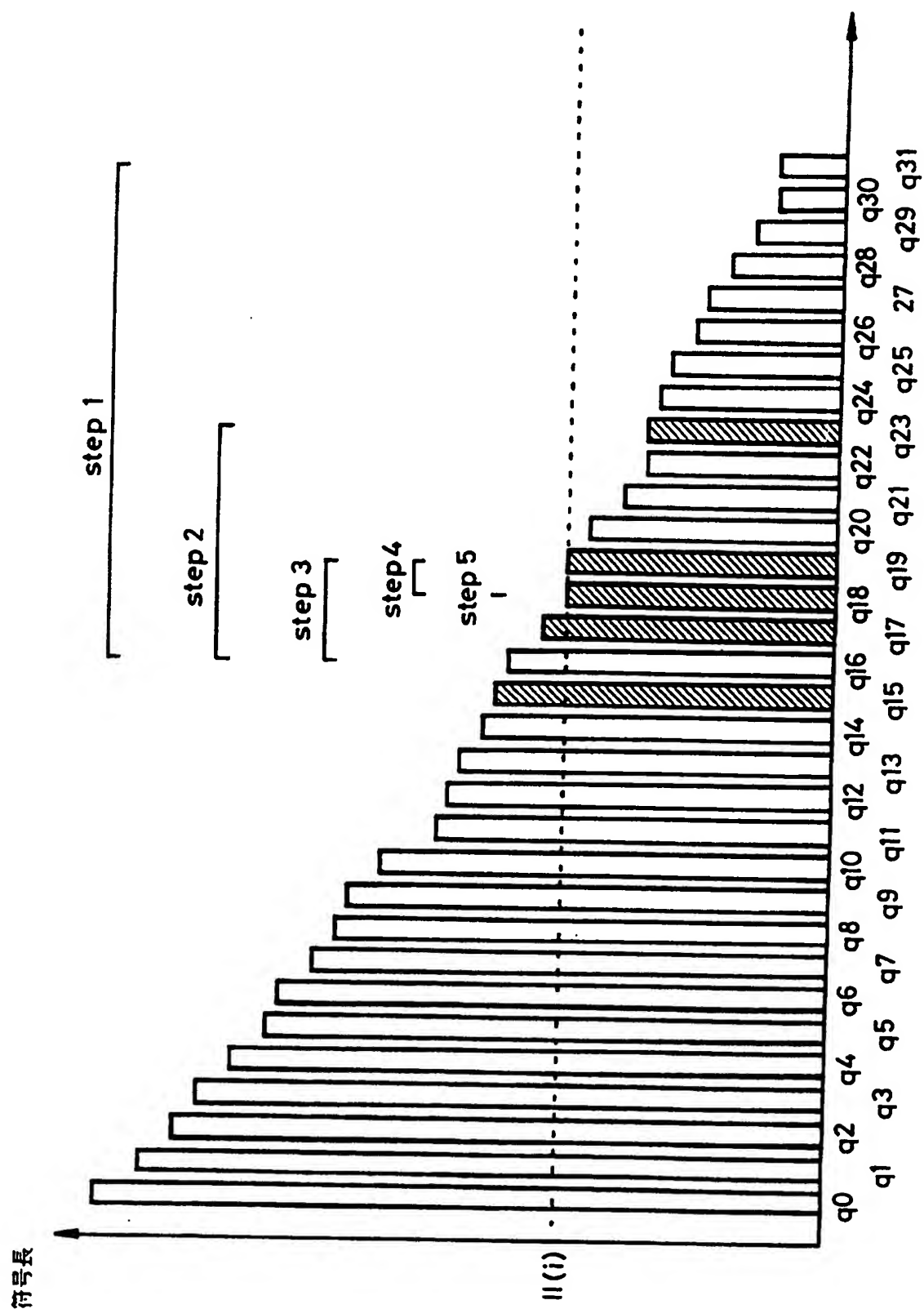


FIG. 6

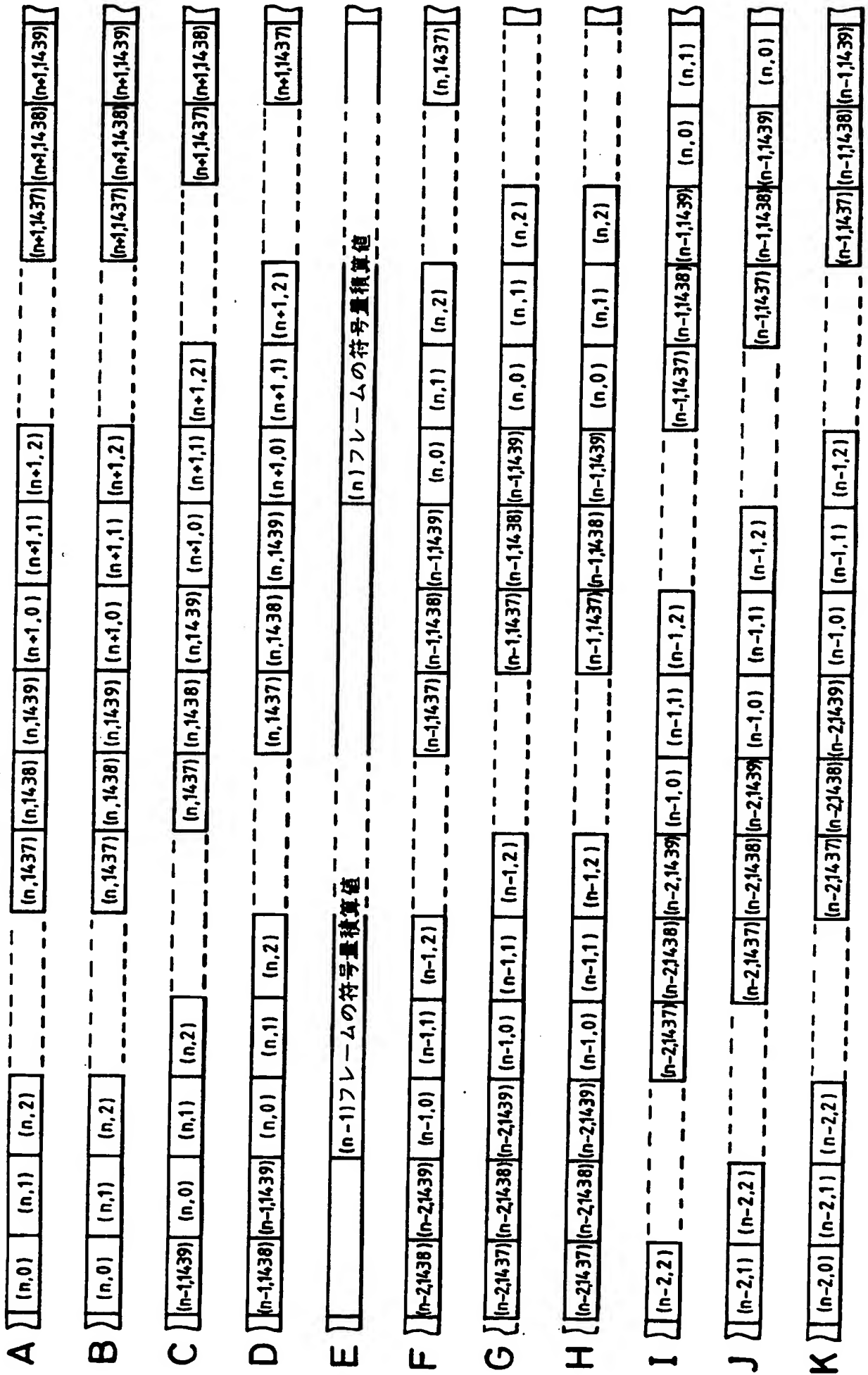
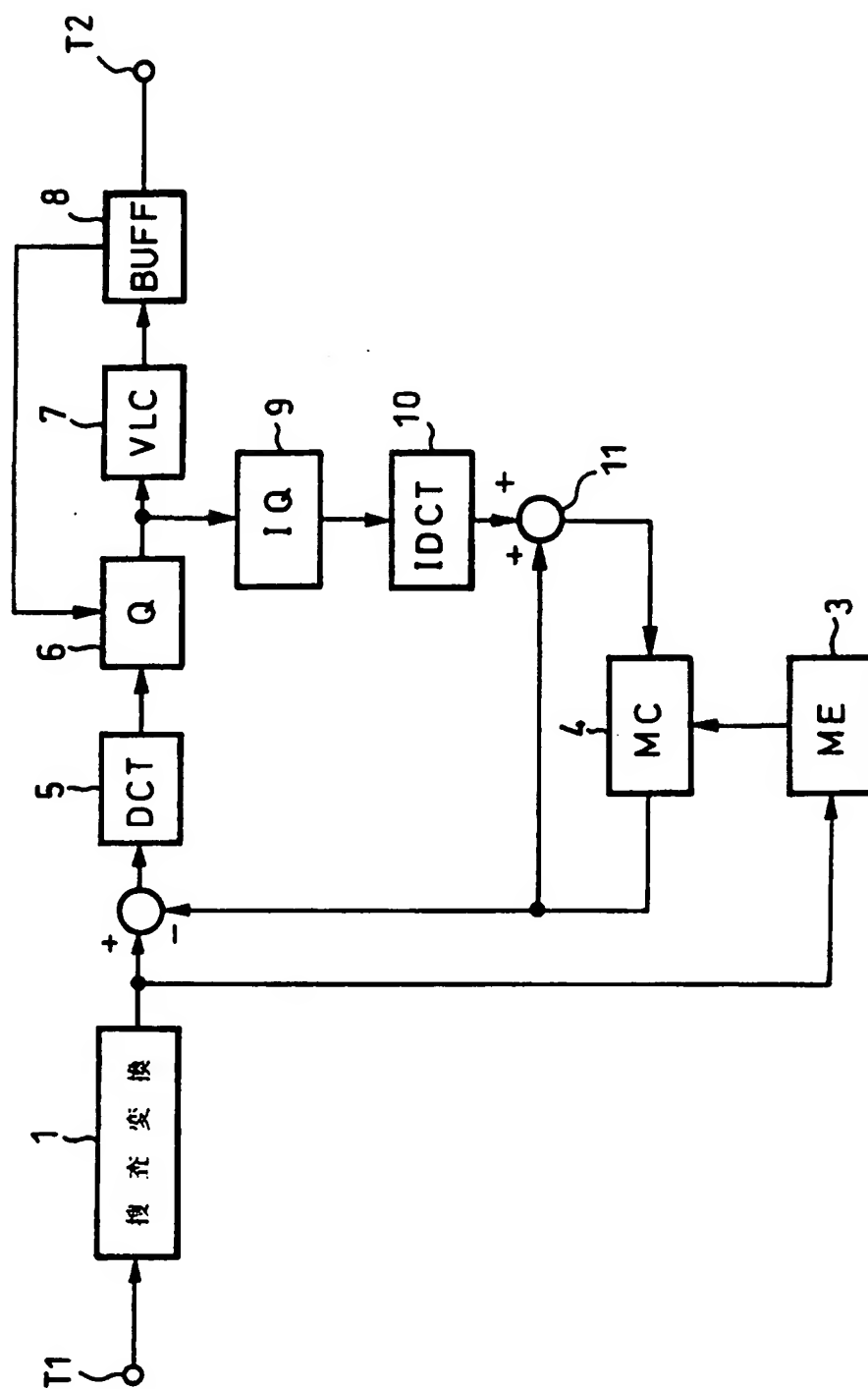


FIG. 7



符 号 の 説 明

- 1 走査変換回路
- 2、11、24 加算回路
- 3 動き補償回路
- 4、21 動き検出回路
- 5、25 DCT処理部
- 6、25-1～26-n 量子化器
- 7 可変長符号化回路
- 8 バッファ
- 9 逆量子化器
- 10 IDCT処理部
- 22、23、52-1～52-n FIFO
- 27-1～27-n 変換回路
- 28 量子化インデックス決定回路
- 29、50 検出回路
- 51-1～51-n 積算回路
- 53 二分探索回路
- 54 目標符号長決定回路

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP96/00600

A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl⁶ H04N7/24

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl⁶ H04N7/12-H04N7/24

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1926 - 1996

Kokai Jitsuyo Shinan Koho 1971 - 1996

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
|-----------|--|-----------------------|
| A | JP, 5-111012, A (Toshiba Corp.), April 30, 1993 (30. 04. 93), Fig. 1 & US, 5317397, A & US, 5424779, A & US, 5467136, A | 1 - 8 |
| A | JP, 5-217299, A (Toshiba Corp.), August 27, 1993 (27. 08. 93), Fig. 1 (Family: none) | 1 - 8 |
| A | JP, 5-168001, A (Sony Corp.), July 2, 1993 (02. 07. 93), Fig. 1 (Family: none) | 1 - 8 |
| A | JP, 6-113273, A (Sanyo Electric Co., Ltd.), April 22, 1994 (22. 04. 94), Fig. 1 (Family: none) | 1 - 8 |



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

June 4, 1996 (04. 06. 96)

Date of mailing of the international search report

June 18, 1996 (18. 06. 96)

Name and mailing address of the ISA/

Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. cl.⁸ H04N7/24

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. cl.⁸ H04N7/12 - H04N7/24

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1926-1996年

日本国公開実用新案公報 1971-1996年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

| 引用文献の カテゴリー* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示 | 関連する 請求の範囲の番号 |
|-----------------|--|------------------|
| A | J P、5-111012, A (株式会社東芝) 30、4月、1993 (30、04、93) 図1 & US、5317397、A&US、5424779、A&US、5467136、A | 1-8 |
| A | J P、5-217299, A (株式会社東芝) 27、8月、1993 (27、08、93) 図1 (ファミリーなし) | 1-8 |
| A | J P、5-168001, A (ソニー株式会社) 2、7月、1993 (02、07、93) 図1 (ファミリーなし) | 1-8 |
| A | J P、6-113273, A (三洋電機株式会社) 22、4月、1994 (22、04、94) 図1 (ファミリーなし) | 1-8 |

☐ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの

「E」 先行文献ではあるが、国際出願日以後に公表されたもの

「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」 口頭による開示、使用、展示等に言及する文献

「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」 同一パテントファミリー文献

国際調査を完了した日

04.06.96

国際調査報告の発送日

18.06.96

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号100

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

松永 隆志

印

5 C

4 2 2 8

電話番号 03-3581-1101 内線 3543